Эпштейн Л.Б.

Версия 1.

**Описание работы с платой TA12. Руководство пользователя.**

1. Введение.

LXe-калориметр содержит 264 “башни”, каждая из которых выдаёт по 1 сигналу. Сигналы башен несут в себе временную и амплитудную информацию, и их планируется использовать для Триггера (амплитуда и время) и измерения энергии частиц (амплитуда). Для Триггера башни LXe объединяются в 80 групп. Это будет делаться посредством цифрового суммирования. Поэтому, в конечном счёте, триггерная информация от аппаратуры LXe будет передаваться в Триггер по 5 "быстрым линкам", как и в настоящее время.

Планируется, что оцифровка амплитуд башен LXe калориметра будет производиться блоками **ТА12**. Эти блоки также будут формировать сигналы для Триггера ("частичные суммы" групп). Эти сигналы поступают в блоки **ИПТ-LXe**, которые производят окончательное суммирование энерговыделений в рамках групп и передают данные о сработавших группах в КластерФайндер. Функциональная схема башенной электроники жидко-ксенонового калориметра изображена на рисунке 1.



Рис. 1 Функциональная схема башенной электроники жидко-ксенонового калориметра.

Работа всей оцифровывающей электроники и аппаратуры синхронизована с частотой обращения пучков в накопителе (12.32МГц). Для этого используется специальный сигнал "Фаза", поступающий от аппаратуры накопителя. Функциональная схема блока ТА12 изображена на рис 2.

Func_ShemeAll_ADISall_eng

Рис. 2 Функциональная схема ТА12.

Блок ТА12 содержит 12 каналов, каждый из которых получает на вход аналоговый сигнал с двух плат ЗЧУ анодной части LXe. Эти сигналы дискретизуются с помощью АЦП, и каждый из полученных потоков цифровых данных обрабатывается с целью зарегистрировать появление сигнала с амплитудой выше установленного порога. При обнаружении такого сигнала запускается алгоритм, состоящий из следующих основных частей:

* одно-пороговая дискриминация входного сигнала и формирование первичной временной отметки;
* вырабатывает временные отметки с помощью Constant Fraction Discriminator (CFD);
* поиск амплитудного значения;
* поправка на амплитуду при вычислении задержки временных отметок;
* вычисление базовой линии;
* вычисление амплитуды с поправкой на базовую линию.

До поступления команды на передачу события блок ТА12 регистрирует поступление сигналов с помощью одно-порогового дискриминатора и вырабатывает временные отметки с помощью Constant Fraction Discriminator (CFD). При этом алгоритм CFD настроен так, что временная отметка выдаётся через ~550нс от момента события; в пределах этого же времени производится измерение амплитуды сигналов с точностью, достаточной для Триггера. Состояние дискриминаторов фиксируется по каждому импульсу "Фазы", причём необходимо предусмотреть управляемую задержку "Фазы" для оптимальной "привязки" временных отметок к моментам столкновения пучков. Исходя из ожидаемой величины джиттера срабатывания дискриминаторов для системы, можно ожидать, что все сигналы от одного события будут привязаны к одной "Фазе". Данные о наличии групповых сигналов передаются в ИПТ-LXe по 1-2 последовательным линкам (32 бита за 1 период "Фазы").

Желательно заложить счётчики времени для грубой "оцифровки" времени срабатывания дискриминаторов – на максимальное время ~1400 нс с шагом 10 нс. Счетчик запускается по срабатыванию дискриминатора порога и останавливается командой на запись события, либо, если команда не поступает до переполнения счётчика, по переполнению. "Оцифровка" времени значительно облегчит настройку задержки "Фазы".

За каждый период "Фазы" ТА12 формирует посылку для передачи данных в ИПТ-LXe. Они преобразуются в 2 14-разрядных слова. Номер байта в двойке помечается дополнительным битом, поэтому размерность слова на выходе составляет 16бит. Каждое 16-битное слово преобразуется в последовательный код (360Мбит/с). Данные в этом коде через LVDS-буфер поступают на выход блока.

Таким образом, ТА12 передает временной "срез" состояний сигналов и текущее значение энерговыделения на каждый такт Фазы (т.е. каждые 80 нс).

Для работы блока в составе ССД КМД-3 блок оборудован последовательным "медленным" Линком. Поскольку блок пристыковывается непосредственно к "коробке" ЗЧУ-LXe и расположен на детекторе, все операции по установке режимов и по тестированию блока также могут быть выполнены по "медленному" Линку.

Когда по "медленному" Линку поступает команда на оцифровку события, ТА12 передаёт содержимое внутреннего FIFO в ССД в виде 48-ми 16-битных слов. На время передачи запись в FIFO приостанавливается. Кроме того, начинается передача данных дискретизации, сохранённых во внешней микросхеме памяти, по Ethernet-у на специальный компьютер для дальнейшей обработки форм сигналов.

1. Доступ через интерфейс UP\_Link\_Tx/Rx «Синхронный Линк».

Интерфейс доступа через Синхронный Линк к ресурсам платы пакетный, за один раз происходит доступ не к одной, а к нескольким (до 62-х) ячейкам внутренних ресурсов.

Способ построения пакетов следующий, имеются Командные Листы, в соответствии с содержимым которых Плата возвращает данные в ССД.

1.2.1 Собственный Ресурс Синхронного Линка – Список Команд Редиректора (Command List), размещаемый в специальном ОЗУ размером 1к байт (16 бит) и разбит на 16 страниц. Страницы объединены по парам, и образуют **список** из 8-ми пар по 62 слова (1 страница для адреса, 2-я для данных). Число пар страниц равно числу команд, опознаваемых “Медленным Линком”. Выбор исполняемой пары страницы производится в соответствии с Кодом Операции, пришедшим по Линку. В первой странице пары лежат 16-ти битные слова (указатели), определяющие адреса ячеек Внутренних Ресурсов (**ВР**) к которым будет производиться доступ. Во второй странице пары лежат предустановленные данные, для записи в ВР (при операциях чтения эта страница не используется). Наличие программируемого **списка** позволяет Пользователю самостоятельно определять структуру данных для событий разного типа. Список заполняется начальными значениями (инициализируется) по включении питания и может быть прописан по Линку.

**Программирование Списка Команд**

Заполнение Командных Листов (КЛ) через Линк. Адрес модуля памяти с КЛ C00h=3072d, а внутри Модуля КЛ (пары страниц) видны со следующих смещений:

|  |  |  |  |  |
| --- | --- | --- | --- | --- |
| Условное обозначение операции | Идентификатор кода Команды | Двоичное значение кода Команды | Начальное смещение указателей Адреса | Начальное смещение ячеек Данных |
| «Чтение 0» | CMDL\_Exe\_Read\_000 | B"11000001"=D193 | 0 | 512+0 |
| «Чтение 1» | CMDL\_Exe\_Read\_010 | B"11010010"=D210 | 128 | 512+128 |
| «Чтение 2» | CMDL\_Exe\_Read\_100 | B"11100010"=D226 | 256 | 512+256 |
| «Чтение 3» | CMDL\_Exe\_Read\_110 | B"11110001"=D241 | 384 | 512+384 |
| «Запись 0» | CMDL\_Exe\_Write\_001 | B"11001010"=D202 | 64 | 512+64 |
| «Запись 1» | CMDL\_Exe\_Write\_011 | B"11011001"=D217 | 192 | 512+192 |
| «Запись 2» | CMDL\_Exe\_Write\_101 | B"11101001"=D233 | 320 | 512+320 |
| «Запись 3» | CMDL\_Exe\_Write\_111 | B"11111010"=D250 | 448 | 512+448 |

Запись в ОЗУ происходит восьмерками слов по специальной команде «Конфигурационная Запись». Чтение делается по специальной команде «Конфигурационное Чтение» по 8 слов.

|  |  |  |  |
| --- | --- | --- | --- |
| Условное обозначение операции | Идентификатор кода Команды | Двоичное значение кода Команды | Начальное смещение указателей Адреса |
| «Чтение Кофигурации» | CMDL\_Cfg\_Read | B"10000010"=D130 | Первое Слово |
| «Запись Конфигурации» | CMDL\_Cfg\_Write | B"10001001"=D137 | Первое Слово |

**Часть 2. Внутренние ресурсы платы.**

**2.1** Внутренние Ресурсы распределены следующим образом.

1. **H"0200" = 512 (размер 256) –** базовый адрес Памяти настройки АЦП
2. **H”0С00” = 3072** **(размер 1024 адреса)** – базовый адрес Памяти Командного листа Up\_Link.
3. **H”0800” = 2048 (размер 8 адресов)** – базовый адрес Статусного регистра, размер 8 слов.
4. **H”1800” = 6144** – Базовый адрес Контроллера Silicon\_ID.
5. **H”1600” = 5632** – Базовый адрес Самозагрузчика (только чтение)
6. **H"1000" = 4096** – Базовый адрес 1-го канала модуля DSP (270 слов), каждый следующий отстоит на 400h = 1024d значений.

0…255d – память истории данных с АЦП для C-Link, размер слова 12 бит.

256…511d – память истории данных с АЦП для ИПТ-LXe, размер слова 12 бит.

512…767d – память истории данных с АЦП для Ether, размер слова 12 бит.

770d – регистр пьедестала 12 бит.

771d – регистр величины порога 14 бит.

774d – регистр времени пересечения «0» от пересечения порога. (11 бит, шаг 10 нс).

775d – регистр времени срабатывания порога от пересечения порога до общего стопа. (8 бит, шаг 10 нс)

776d – регистр амплитуды сигнала.

1. **H"5000" =** **20480 (размер 1024 адресов)** – Базовый адрес Памяти данных передаваемых в Ethernet.
2. **H"6900" = 26880 (размер 7 адресов)** – Базовый адрес счетчика ошибок.
3. **H"7000" = 28672 (размер 256)** – Базовый адрес Тестовой памяти

**2.2** Описание внутренних ресурсов платы

**2.2.0 Счетчики ошибок. H"6900" = 26880**

Модуль предназначен для проведения тщательного разбирательства по источникам ошибок в плате и системе в целом. Счетчики 16-ти разрядные, считают в свободном режиме, т.е. при переполнении счетчик перескакивает в ноль и считает по кругу. Адреса счетчиков начинаются со сдвигом на 1. По любому обращению в адрес (последний счетчик +1) текущее состояние счетчиков сбрасывается в ноль.

В адресе ноль расположен регистр флагов ошибок. Флаги взводятся по положительным фронтам входных сигналов, а сбрасываются по концу операции чтения регистра.

Текущее присоединение сигналов на входе Модуля следующее.

|  |  |  |  |
| --- | --- | --- | --- |
| Номер бита регистра флагов ошибок | Смещение адреса | Имя сигнала в проекте | Комментарий |
| ErrorInputs[0] | 1 | CPU.Error | Работа процессора |
| ErrorInputs[1] | 2 |  |  |
| ErrorInputs[2] | 3 | TA12Channel[i].Error | Работа DSP модулей |
| ErrorInputs[3] | 4 | Link\_IFace.Error | Ошибка обмена по линку |
| ErrorInputs[4] | 5 | Ether.TxError |  |
| ErrorInputs[5] | 6 | Ether.RxError |  |
| ErrorInputs[6] | 7 | Error | Ошибка в работе платы |
|  |  |  |  |
|  |  |  |  |
|  |  |  |  |
|  |  |  |  |
| 5132=1(93/221) | 12 |  | Сброс счетчиков |
|  |  |  |  |

**2.2.**1 **Самозагрузчик. H”1600” = 5632**

При включении питания в микросхеме логики инициализируется в правильное состояние только память, все регистры оказываются в состоянии ноль. Данный Контроллер преодолевает это ограничение. По включении питания данные, содержащиеся в ПЗУ, раздаются через внутреннюю шину. ПЗУ имеет размер 128 слов. Формат данных аналогичен формату командных листов Редиректора Линка, т.е. в первых 64 ячейках лежат адреса внутренних ресурсов, куда надо занести данные, а в следующих 64-х ячейках лежат данные для этих адресов. *Содержимое Командного Листа заносится на этапе компиляции программы логики и изменению извне не подлежит.* Прочитать Командный Лист можно, начиная со смещения 0 от базового адреса.

**2.1.2** **Модуль DSP**

Модуль реализует однопороговую схему дискриминации, дискриминатор от постоянной доли сигнала (CFD) и поиск амплитуды сигнала. Модуль также содержит память истории и регистры времени срабатывания порога и пересечения нуля CFD. Адрес начала данных первого модуля 1000h (базовый адрес). Всего 12 модулей. Начало каждого модуля отстоит на 400h от базового адреса.

|  |  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- | --- |
| Модуль | 1 | 2 | 3 | 4 | 5 | 6 | 7 | 8 |
| Адрес | H”1000”  4096 | H”1400”  5120 | H”1800”  6144 | H”1С00”  7168 | H”2000”  8192 | H”2400”  9216 | H”2800”  10240 | H”2С00”  11264 |
| Модуль | 9 | 10 | 11 | 12 |  |  |  |  |
| Адрес | H”3000”  12288 | H”3400”  13312 | H”3800”  14336 | H”3С00”  15360 |  |  |  |  |

**Распределение адресов внутри одного модуля**

0…255d – память истории данных с АЦП для C-Link, размер слова 12 бит.

256…511d – память истории данных с АЦП для ИПТ-LXe, размер слова 12 бит.

512…767d – память истории данных с АЦП для Ether, размер слова 12 бит.

770d – регистр пьедестала 12 бит.

771d – регистр величины порога 14 бит.

774d – регистр времени пересечения «0» от пересечения порога. (11 бит, шаг 10 нс).

775d – регистр времени срабатывания порога от пересечения порога до общего стопа. (8 бит, шаг 10 нс)

776d – регистр амплитуды сигнала.